

4A 22445  
318 172

# (54) BUMP-ELECTRODE FORMING METHOD

(11) 63-22445 (A) (43) 16.9.1988 (19) JP

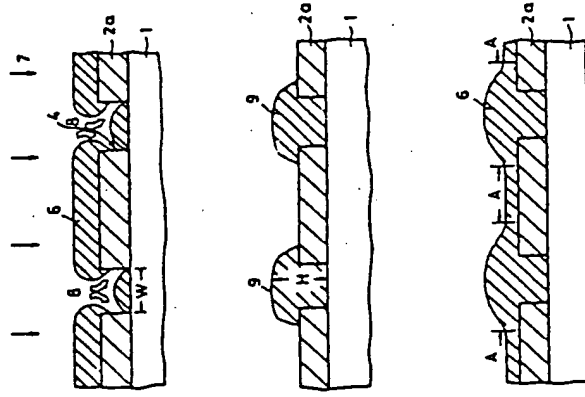
(21) Appl. No. 62-54153 (22) 11.3.1987

(71) FUJITSU LTD (72) RYOICHI MUKAI(2)

(51) Int. Cl. H01L21/92

**PURPOSE:** To form a bump electrode readily and stably on a substrate, by forming holes selectively in an insulating film, arranging a bump-electrode metal on the entire surface, projecting laser on the metal, and forming metal layers in the holes.

**CONSTITUTION:** After an insulating film 2a is formed on a semiconductor substrate 1, holes 4 are selectively formed in the insulating layer 2a. Bump electrode metal 6 is arranged on the exposed surface of the substrate 1. Laser 7 is projected on the metal 6 to fuse the metal 6, and metal layers 9 are formed in the holes 4. The metal 6 is aluminum, while the laser 7 is excimer laser. Thus the bump electrode is formed readily and stably on the substrate 1.



⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑯ 公開特許公報(A)

昭63-222445

⑮ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑰ 公開 昭和63年(1988)9月16日

H 01 L 21/92

F-6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑱ 発明の名称 パンプ電極の形成方法

⑲ 特 願 昭62-54153

⑳ 出 願 昭62(1987)3月11日

㉑ 発 明 者 向 井 良 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
 ㉒ 発 明 者 中 野 元 雄 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
 ㉓ 発 明 者 川 合 真 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
 ㉔ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地  
 ㉕ 代 理 人 弁理士 青 木 朗 外3名

## 明 細 書

## 1. 発明の名称

パンプ電極の形成方法

## 2. 特許請求の範囲

1. 半導体基板1上に絶縁層2を形成した後該絶縁層2に選択的にホール4を形成し該半導体基板上露出面にパンプ電極用金属6を配し次に該電極用金属にレーザ7を照射し該金属6を溶融させて該ホール4内に金属層9を形成することを特徴とするパンプ電極の形成方法。

2. 前記パンプ電極用金属6がアルミニウムであることを特徴とする方法。

3. 前記レーザ7がエキシマレーザであることを特徴とする方法。

## 3. 発明の詳細な説明

## 〔要 要〕

ホールを有する基板上へ堆積させたA膜にレーザ光を照射してホール部に溶融したA膜を溶かし込みパンプ電極を形成する。

## (産業上の利用分野)

本発明はパンプ電極の形成方法に係り、特にレーザ光を照射して金属を溶融してパンプ電極を形成する方法に関する。

## (従来の技術と問題点)

従来シリコン基板(ウエハ)の例えば不純物導入領域との電気的接続をとるためにウエハ上に形成される突起部(パンプbump)を電極とするパンプ電極はリード線を用いずに表面を下にして(フエスダウン)ボンディングし特に構成ICに使用される。

このようなパンプ電極は従来第3図に示すように例えばシリコン基板1上の熱酸化膜(SiO<sub>2</sub>膜)2を形成し更にその上にホトレジスト3を形成しリソグラフィ技術を用いて選択的に例えばn<sup>+</sup>領域にホール4を形成した後例えば金(Au)等のメッキを行なって形成される。形成されたパンプ電極5の厚さはメッキ法のため10μm程度になる。このような厚さのメッキがなされる間に、ホトレ

特開昭63-222445(2)

ジスト3に電列等の欠陥を生じ良好なメッキがなされなかった。

そこで本発明は従来のメッキ法を用いない容易で安定した、しかも安価なポンプ電極形成方法を提供することを目的とする。

#### (問題点を解決するための手段)

上記問題点は本発明によれば半導体基板上に絶縁層を形成した後該絶縁層に選択的にホールを形成した後、全面にポンプ電極用金属を配し次に該電極用金属にレーザを照射し該金属を熔融させて該ホール内に金属層を形成することを特徴とするポンプ電極の形成方法によって解決される。

#### (作用)

すなわち、本発明によればポンプ電極用金属がCVD法あるいはスパッタリング法等により層厚の薄い層として形成されその金属層がレーザ光による照射により熔融され絶縁層上の熔融金属がホール内に流れ込みホール内にポンプ電極が形成さ

れるのである。

本願に係るポンプ電極の高さはホールのサイズ(口径、深さ)と密度及び形成された金属層の厚さにより適宜制御され微細且つ高密度化に容易に対応し得る。電極の材質はアルミニウム、等が好ましい。

#### (実施例)

以下、本発明の実施例を図面に基づいて説明する。

第1A図第1B図及び第2図は本発明の実施例を説明するための断面図である。

第1A図に示すようにシリコン基板1上に熱酸化により約1 $\mu$ mの厚さのSiO<sub>2</sub>膜2を形成し次に該SiO<sub>2</sub>膜2を選択的にパターニングしポンプ電極形成部に深さ1 $\mu$ m、幅(径)Wが2 $\mu$ mのホール(開口部)4を形成した後、全面にアルミニウム(A1)を約1 $\mu$ mの厚さに蒸着しA1層6を形成する。その後エキシマレーザ光(パルス)7を約15J/cm<sup>2</sup>のエネルギー密度で基板上

を説明するための断面図である。

- 1…シリコン基板、 2…SiO<sub>2</sub>膜、
- 3…ホトレジスト、 4…ホール、
- 5…ポンプ電極、 6…A1層、
- 7…エキシマレーザ、 9…ポンプ電極。

全面に照射、加熱しA1層6を熔融し矢印8のようにホール内へ流れ込み、第1B図のような高さHが約1.5 $\mu$ mのポンプ電極9を形成する。

しかし本発明ではエキシマレーザ7でA1層6を照射加熱中第2図のような状態になったAの部分のA1を反応性イオンエッチングでパターニングすることにより第1B図のポンプ電極9を形成することができる。なお本発明で用いるレーザはエキシマレーザ(励起子レーザ)がパルス巾が短いことや、この光がA1への高い吸収係数を示すことなどの理由から有利に使用される。

#### (発明の効果)

以上説明したように本発明によれば基板上に容易にしかも安定してポンプ電極を形成することができる。またメッキ法を用いていないので微細化、高密度化にも寄与し得る。

#### 4. 図面の簡単な説明

第1A図第1B図及び第2図は本発明の実施例を説明するための断面図であり、第3図は従来例

特許出願人

富士通株式会社

特許出願代理人

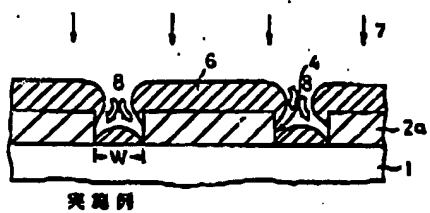
弁理士 青 木 朗

弁理士 西 村 和 之

弁理士 内 田 幸 男

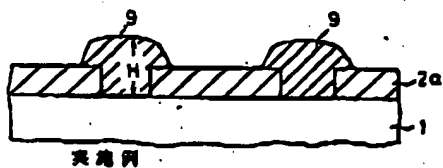
弁理士 山 口 昭 之

特開昭63-222445(3)



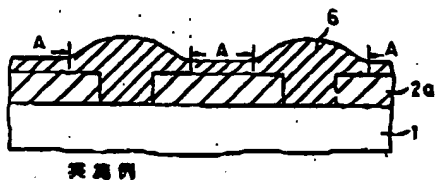
実施例

第1A図



実施例

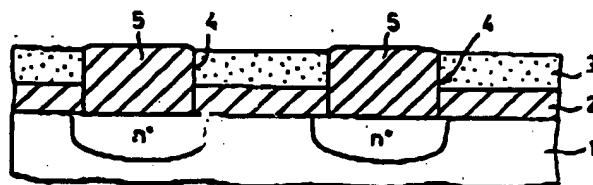
第1B図



実施例

第2図

- 1...半導体基板
- 2...絶縁層
- 4...ホール
- 6...パンプ電極用金属
- 7...レーザー
- 9...金属層(パンプ電極)



従来例

第3図